

Rec'd T/PTO

PCT/JP03/15013

26.12.03

21 APR 2005

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

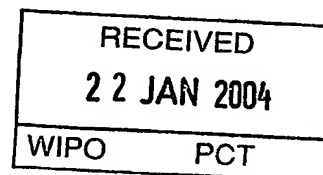
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年11月25日

出 願 番 号
Application Number: 特願2002-340951

[ST. 10/C]: [JP2002-340951]

出 願 人
Applicant(s): カシオ計算機株式会社



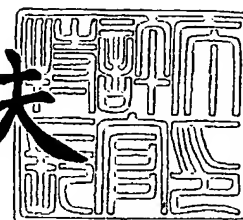
BEST AVAILABLE COPY

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 9月25日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特2003-3078892

【書類名】 特許願

【整理番号】 A000205359

【提出日】 平成14年11月25日

【あて先】 特許庁長官 殿

【国際特許分類】 G06T 1/00
H04N 7/00

【発明の名称】 液晶パネル用出力信号生成回路

【請求項の数】 12

【発明者】

【住所又は居所】 東京都羽村市栄町 3 丁目 2 番 1 号 カシオ計算機株式会社
社羽村技術センター内

【氏名】 黒沢 和幸

【発明者】

【住所又は居所】 東京都羽村市栄町 3 丁目 2 番 1 号 カシオ計算機株式会社
社羽村技術センター内

【氏名】 小泉 長武

【特許出願人】

【識別番号】 000001443

【氏名又は名称】 カシオ計算機株式会社

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9005919

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶パネル用出力信号生成回路

【特許請求の範囲】

【請求項 1】

デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する横画素数変換手段と、

この横画素数変換手段により横画素数が変換されたデジタル画像データを液晶パネルの駆動回路に直接出力する第 1 の出力手段とを具備し、

上記液晶パネルの横画素数は、上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする液晶パネル用出力信号生成回路。

【請求項 2】

上記横画素数変換手段は、デジタル画像データの横画素数を 7 0 4 画素または 1 4 0 8 画素に変換し、

上記液晶パネルの横画素数は、7 0 4 画素または 1 4 0 8 画素であることを特徴とする請求項 1 記載の液晶パネル用出力信号生成回路。

【請求項 3】

上記横画素数変換手段により第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成する第 1 の生成手段と、

この第 1 の生成手段により生成されたビデオ信号を出力する第 2 の出力手段とをさらに具備したことを特徴とする請求項 1 または 2 記載の液晶パネル用出力信号生成回路。

【請求項 4】

上記横画素数変換手段は、

デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第 1 の横画素数変換手段と、

この第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データ

の横画素数を、半分の横画素数に変換する第2の横画素数変換手段とを含むことを特徴とする請求項1乃至3いずれかに記載の液晶パネル用出力信号生成回路。

【請求項5】

上記第1の横画素数変換手段により横画素数に変換されたデジタル画像データからデジタルのRGB信号を生成する第2の生成手段を備え、

上記第2の横画素数変換手段は、上記第2の生成手段により生成されたデジタルのRGB信号の横画素数を半分の横画素数に変換することを特徴とする請求項4記載の液晶パネル用出力信号生成回路。

【請求項6】

上記液晶パネルが、1画素を構成するR、G、Bの3色要素を2ラインに跨って三角形に配置したデルタ配列であり、且つ信号電極数が上記第1の横画素数変換手段が変換して出力する1ライン分の横画素数の半分である場合に、

上記第2の横画素数変換手段は、上記第1の横画素数変換手段により横画素数に変換されたデジタル画像データに対し、対応する2ライン中で横方向に隣接する同一色の要素が相互に1.5画素分ずれるように間引くことにより半分の横画素数に変換し、

上記第1の出力手段は、上記第2の横画素数変換手段により横画素数に変換されたデジタル画像データを液晶パネルの駆動回路に直接出力することを特徴とする請求項4または5記載の液晶パネル用出力信号生成回路。

【請求項7】

デジタル画像データを上記横画素数変換手段に供給するビデオメモリをさらに具備したことを特徴とする請求項1乃至6いずれかに記載の液晶パネル用出力信号生成回路。

【請求項8】

上記ビデオメモリの出力と横画素数変換手段の出力のいずれか一方を切換選択するスイッチング手段をさらに具備し、

上記第1の出力手段は、上記スイッチング手段により切換選択されたビデオメモリの出力または横画素数変換手段の出力を液晶パネルの駆動回路に直接出力す

る

ことを特徴とする請求項 7 記載の液晶パネル用出力信号生成回路。

【請求項 9】

デジタル画像データを上記横画素数変換手段に供給するビデオメモリと、

このビデオメモリの出力と第 1 の横画素数変換手段の出力のいずれか一方を切換選択するスイッチング手段とをさらに具備し、

上記スイッチング手段により切換選択されたビデオメモリの出力または第 1 の横画素数変換手段の出力を上記第 2 の横画素数変換手段に供する

ことを特徴とする請求項 4 記載の液晶パネル用出力信号生成回路。

【請求項 10】

デジタル画像データを供給するビデオメモリと、

このビデオメモリから供給されるデジタル画像データの横画素数をそのまままたは半分にして液晶パネルの駆動回路に直接デジタル出力する第 1 の出力手段と、

上記ビデオメモリから供給されるデジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する横画素数変換手段と、

この横画素数変換手段により横画素数が変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成して出力する第 2 の出力手段と

を具備したことを特徴とする液晶パネル用出力信号生成回路。

【請求項 11】

上記横画素数変換手段が出力する、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数のデジタル画像データから第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データに変換する変換手段を備え、

この変換手段により変換された第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データから上記第 2 のテレビジョン方式に従ったデジタルのビデオ信号を生成する

ことを特徴とする請求項 3 または 1 0 記載の液晶パネル用出力信号生成回路。

【請求項 1 2】

上記第 1 の出力手段は、パラレルな原色系のデジタル画像データをシリアルに変換して液晶パネルの駆動回路に直接出力することを特徴とする請求項 1 乃至 1 1 いずれかに記載の液晶パネル用出力信号生成回路。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、液晶パネルの表示信号を生成する液晶パネル用出力信号生成回路に関する。

【 0 0 0 2 】

【従来の技術】

デジタルカメラでは、撮影により得られる Y U V 信号から、外部出力するためのビデオ信号と液晶ファインダを駆動するための R G B 信号とを生成するエンコーダ回路が設けられている。

【 0 0 0 3 】

この種のエンコーダ回路では、アナログの R G B 信号または外部出力用のアナログビデオ信号を液晶ファインダの構成画素数に合わせたサンプリング周波数でサンプリングして液晶ファインダ用の表示データを作成するものとしている。

【 0 0 0 4 】

また、外部出力するためのアナログ値のビデオ信号と共に、液晶ファインダを構成する T F T 液晶表示パネルの駆動回路へ直接供給するためのデジタル値の R G B 信号を生成するようなエンコーダ回路について記載した文献もある。（例えば、特許文献 1 参照。）

【 0 0 0 5 】

【特許文献 1】

特開 2 0 0 1 - 0 5 4 1 3 4 号公報

【 0 0 0 6 】

【発明が解決しようとする課題】

一般に撮影により得られる画像データは、画像処理の事実上の規格である縦 4 8 0 画素×横 6 4 0 画素の V G A (V i d e o G r a p h i c s A r r a y) に準拠した画素構成を有している。

【 0 0 0 7 】

これに対して、我が国の標準テレビジョン方式である N T S C 方式のためのビデオ信号を外部出力するためには、上記 V G A の画素数の画像データを基準にするものとする、1 水平ラインの走査タイミングの関係から導き出される 1 3 . 5 [M H z] のサンプリング周波数でサンプリングするのに適した横画素数である、横方向の画素数を 1 1 / 1 0 倍した 7 0 4 画素の画像データを生成し、その横方向の画素数を増やした外部出力用の画像データを液晶表示パネルの構成画素数に合わせたサンプリング周波数でサンプリングして液晶用の表示駆動処理を実行することで、最終的に上記 V G A と同じくアスペクト比が 3 : 4 の画像を液晶表示パネル上に表示するものとなっている。

【 0 0 0 8 】

このように、外部出力用のビデオ信号と液晶用の表示信号では、必要とされる画像データの横方向の画素数が異なり、双方の画素数に相関性は全くない。したがって、撮影系から与えられる画像データからビデオ信号と液晶用の表示信号を生成して出力するエンコーダ回路を実現するためには、回路規模が非常に大きなものになってしまうという不具合があった。

【 0 0 0 9 】

また、上述した特許文献 1 は、生成するデジタル値の R G B 信号に関し、そのデータを構成する具体的な画素数等については一切開示していない。

【 0 0 1 0 】

本発明は上記のような実情に鑑みてなされたもので、その目的とするところは、必要な回路構成を極力簡易化しながら、デジタル画像データを用いて液晶表示パネルを直接駆動することが可能な液晶パネル用出力信号生成回路を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段】

請求項 1 記載の発明は、デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する横画素数変換手段と、この横画素数変換手段により横画素数が変換されたデジタル画像データを液晶パネルの駆動回路に直接出力する第 1 の出力手段とを具備し、上記液晶パネルの横画素数は、上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする。

【 0 0 1 2 】

このような構成とすれば、ビデオ信号を生成するのに適した横方向の画素数に準じた信号電極数の液晶パネルを使用することで、回路規模を極力小さくしながら、デジタル画像データを用いて液晶表示パネルを直接駆動できる。

【 0 0 1 3 】

請求項 2 記載の発明は、上記請求項 1 記載の発明において、上記横画素変換手段は、デジタル画像データの横画素数を 7 0 4 画素または 1 4 0 8 画素に変換し、上記液晶パネルの横画素数は、7 0 4 画素または 1 4 0 8 画素であることを特徴とする。

【 0 0 1 4 】

このような構成とすれば、上記請求項 1 記載の作用に加えて、デジタル画像データから例えばデジタルカメラのモニタを構成する液晶パネルに好適なサイズのデジタル画像データを生成して供することができる。

【 0 0 1 5 】

請求項 3 記載の発明は、上記請求項 1 または 2 記載の発明において、上記横画素数変換手段により第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成する第 1 の生成手段と、この第 1 の生成手段により生成されたビデオ信号を出力する第 2 の出力手段とをさらに具備したことを特徴とする。

【 0 0 1 6 】

このような構成とすれば、上記請求項 1 または 2 記載の発明の作用に加えて、

外部モニタに出力するためのビデオ信号を生成して出力することができる。

【0 0 1 7】

請求項 4 記載の発明は、上記請求項 1 乃至 3 いずれかに記載の発明において、上記横画素数変換手段は、デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第 1 の横画素数変換手段と、この第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データの横画素数を、半分の横画素数に変換する第 2 の横画素数変換手段とを含むことを特徴とする。

【0 0 1 8】

このような構成とすれば、上記請求項 1 乃至 3 いずれかに記載の発明の作用に加えて、横画素数変換手段を上記第 1 及び第 2 の横画素数変換手段の 2 段構成とすることにより、横画素数が、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数であるか、またはその半分の横画素数である液晶パネルのいずれにも対応することが可能となり、回路の汎用性をより高めることができる。

【0 0 1 9】

請求項 5 記載の発明は、上記請求項 4 記載の発明において、上記第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データからデジタルの R G B 信号を生成する第 2 の生成手段を備え、上記第 2 の横画素数変換手段は、上記第 2 の生成手段により生成されたデジタルの R G B 信号の横画素数を半分の横画素数に変換することを特徴とする請求項 4 記載の液晶パネル用出力信号生成回路。

【0 0 2 0】

このような構成とすれば、上記請求項 4 記載の発明の作用に加えて、第 1 または第 2 の生成手段から液晶パネルで表示するための R G B 信号を直接出力させることができる。

【0 0 2 1】

請求項 6 記載の発明は、上記請求項 4 または 5 記載の発明において、上記液晶パネルが、1 画素を構成する R, G, B の 3 色要素を 2 ラインに跨って三角形状に配置したデルタ配列であり、且つ信号電極数が上記第 1 の横画素数変換手段が

変換して出力する 1 ライン分の横画素数の半分である場合に、上記第 2 の横画素数変換手段は、上記第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データに対し、対応する 2 ライン中で横方向に隣接する同一色の要素が相互に 1.5 画素分ずれるように間引くことにより半分の横画素数に変換し、上記第 1 の出力手段は、上記第 2 の横画素数変換手段により横画素数が変換されたデジタル画像データを液晶パネルの駆動回路に直接出力することを特徴とする。

【0022】

このような構成とすれば、上記請求項 4 または 5 記載の発明の作用に加えて、一般的に多く採用されているデルタ配列の液晶パネルで局所的な歪み等を生じず、きわめて自然な画像データを表示させることができる。

【0023】

請求項 7 記載の発明は、上記請求項 1 乃至 6 いずれかに記載の発明において、デジタル画像データを上記横画素数変換手段に供給するビデオメモリをさらに具備したことを特徴とする。

【0024】

このような構成とすれば、上記請求項 1 乃至 6 いずれかに記載の発明の作用に加えて、従来より広く使用されている画素構成のビデオメモリをそのまま使用して回路を実現できる。

【0025】

請求項 8 記載の発明は、上記請求項 7 記載の発明において、上記ビデオメモリの出力と横画素数変換手段の出力のいずれか一方を切換選択するスイッチング手段をさらに具備し、上記第 1 の出力手段は、上記スイッチング手段により切換選択されたビデオメモリの出力または横画素数変換手段の出力を液晶パネルの駆動回路に直接出力することを特徴とする。

【0026】

このような構成とすれば、上記請求項 7 記載の発明の作用に加えて、ビデオ信号の横方向の画素数に準じた信号電極数の液晶パネルと元のデジタル画像データに準じた信号電極数の液晶パネルのいずれにも対応可能となり、回路の汎用性をより高めることができる。

【0 0 2 7】

請求項 9 記載の発明は、上記請求項 4 記載の発明において、デジタル画像データを上記横画素数変換手段に供給するビデオメモリと、このビデオメモリの出力と第 1 の横画素数変換手段の出力のいずれか一方を切換選択するスイッチング手段とをさらに具備し、上記スイッチング手段により切換選択されたビデオメモリの出力または第 1 の横画素数変換手段の出力を上記第 2 の横画素数変換手段に供給することを特徴とする。

【0 0 2 8】

このような構成とすれば、上記請求項 4 記載の発明の作用に加えて、従来より広く使用されている画素構成のビデオメモリをそのまま使用して回路を実現できるだけでなく、ビデオ信号の横方向の画素数と等しい信号電極数の液晶パネルと元のデジタル画像データに準じた信号電極数の液晶パネルのいずれにも対応可能となり、回路の汎用性をより高めることができる。

【0 0 2 9】

請求項 1 0 記載の発明は、デジタル画像データを供給するビデオメモリと、このビデオメモリから供給されるデジタル画像データの横画素数をそのまままたは半分にして液晶パネルの駆動回路に直接デジタル出力する第 1 の出力手段と、上記ビデオメモリから供給されるデジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する横画素数変換手段と、この横画素数変換手段により横画素数が変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成して出力する第 2 の出力手段とを具備したことを特徴とする。

【0 0 3 0】

このような構成とすれば、例えば V G A に準じた横方向の画素数に合わせた信号電極数の液晶パネルを使用し、デジタル画像データを用いて液晶表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成することができるので、回路規模を極力小さくできる。

【0 0 3 1】

請求項 1 1 記載の発明は、上記請求項 3 または 1 0 記載の発明において、上記

横画素数変換手段が出力する、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数のデジタル画像データから第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データに変換する変換手段を備え、この変換手段により変換された第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データから上記第 2 のテレビジョン方式に従ったデジタルのビデオ信号を生成することを特徴とする。

【 0 0 3 2 】

このような構成とすれば、上記請求項 3 または 1 0 記載の発明の作用に加えて、例えば N T S C 方式と P A L 方式、双方の外部モニタのいずれにも対応可能となり、回路の汎用性をより高めることができる。

【 0 0 3 3 】

請求項 1 2 記載の発明は、上記請求項 1 乃至 1 1 いずれかに記載の発明において、上記第 1 の出力手段は、パラレルな原色系のデジタル画像データをシリアルに変換して液晶パネルの駆動回路に直接出力することを特徴とする。

【 0 0 3 4 】

このような構成とすれば、上記請求項 1 乃至 1 1 いずれかに記載の発明の作用に加えて、液晶パネル用出力信号生成回路と液晶パネルの間の信号線数を減少し、実装上の回路規模をより縮小できる。

【 0 0 3 5 】

【発明の実施の形態】

（第 1 の実施形態）

以下本発明の液晶パネル用出力信号生成回路をデジタルカメラに備えられるエンコーダ回路に適用した場合の第 1 の実施形態について図面を参照して説明する。

【 0 0 3 6 】

なお、本実施形態では、表示対象である液晶パネルが対角 1 ～ 2 インチ程度のサイズであり、画素数構成もそれなりであることから、V G A や N T S C 等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

【0037】

図1は、このエンコーダ回路10の構成を示すものである。同図で、撮影モード時のモニタ動作としてスルー画像表示を行なうべく、VGAに準拠した例えば縦480画素×横640画素の輝度色差系(YUV)のデジタル画像データが順次VRAM11に記憶され、横画素数変換部12へ読出される。

【0038】

この横画素数変換部12は、我が国のテレビジョン方式であるNTSC方式の水平走査周期に対応してデジタル画像データの各ライン横方向の構成画素数を1/10倍に増加させるべく相関演算で変換する。

【0039】

加えて横画素数変換部12は、1枚の画像データに対し、NTSC方式のインタレースに合わせて、奇数ラインと偶数ラインに分割した2枚の画像データを出力する。

【0040】

したがって横画素数変換部12は、1/60[秒]周期で縦240画素×横704画素の輝度色差系(YUV)のデジタル画像データをビデオエンコーダ13及び液晶エンコーダ14へ出力する。

【0041】

これらビデオエンコーダ13及び液晶エンコーダ14は、共にビデオタイミング発振部15から供給される基準クロックに基づいて動作する。

【0042】

ビデオエンコーダ13は、横画素数変換部12からのデジタル画像データにより13.5[MHz]サンプリングでNTSC方式のビデオ信号を作成出力し、D/A変換器16でアナログ化した後にビデオ出力端子17より外部出力させる。

【0043】

このビデオ出力端子17に、図示しない接続コードを介して例えば家庭用のテレビ受像機や液晶テレビ等のNTSC方式に準拠したモニタ表示部18が接続された場合、当該モニタ表示部18では、得た画像データを表示出力する。

【0044】

一方、液晶エンコーダ14は、横画素数変換部12からの輝度色差系のデジタル画像データに基づき、13.5 [MHz] サンプリングで後述する液晶パネルの走査電極数240×信号電極数（横画素数）352に間引いた原色系（RGB）のデジタル画像データを生成し、これを表示対象である液晶表示部19へ直接出力する。

【0045】

液晶表示部19は、上述した如くNTSC方式に準拠した走査電極数240×信号電極数352の電極構成を有するTFT液晶パネルとその駆動回路とにより構成されるもので、上記ビデオタイミング発振部15の発振する基準クロックに基づいて液晶タイミング発振部20が発振する液晶表示用の各種タイミング信号により、液晶エンコーダ14から直接送られてくる原色系のデジタル画像データを用いた画像表示を実行する。

【0046】

上記のような回路構成にあって、その動作は以下に示すようになる。

まず、液晶表示部19を構成する液晶パネルの電極及び画素の配列が図2（A）に示すようになっているものとする。この場合、X1～X240が図示しないドレインドライバに走査駆動されるドレイン（走査）電極、Y1～Y352がソースドライバ19aにより上記デジタル画像データに基づいて表示駆動されるソース（信号）電極である。

【0047】

この場合、ソースドライバ19aにより駆動される同一の信号電極に接続された、上下に隣接するR、G、Bの各ドット（色要素）は、相互に半ドット分ずれて配置される。

【0048】

加えて、図中に波線で示す1組の画素Cを構成するR、G、Bの3ドットが2ラインに跨って三角形状に配列された、所謂「デルタ配列」と呼称される一般に多く採用されている配列を有するものとする。

【0049】

これに対し、横画素数変換部 12 から液晶エンコーダ 14 に入力される横方向の画素数が増加された輝度色差系の画像データが縦 240 画素×横 704 画素であり、これを同一の構成画素数で原色系のデジタル画像データにエンコードした結果、図 2 (B) に示すような画像データが得られるものとする。

【0050】

このように、液晶表示パネルにデルタ配列のものを採用し、且つ信号電極数が液晶エンコーダ 14 に入力される画像データの横画素数の半分である場合に、液晶エンコーダ 14 は、対応する 2 ライン中で横方向に隣接する同一色の要素が相互に 1.5 画素分ずれるように原色系のデジタル画像データを間引き処理（サンプリング処理）により生成し、液晶表示部 19 に直接出力する。図 2 (B) 中、実際に選択されている画素の各色成分を記号「○」で囲んで示している。

【0051】

例えば、液晶パネルの信号電極 X1 と X2 に対応する 2 ライン中で、隣接する同一色成分のドットとして、(X1, Y1) のドット R と (X2, Y3) のドット R で表示させる画像データを得る場合を考える。

【0052】

(X1, Y1) のドット R は、同一信号電極の (X2, Y1) のドット G より半ドット分右側にずれている。加えて、全信号電極数が液晶エンコーダ 14 に入力される画像データの横方向の構成画素数の半分であり、画像データの横方向に隣接する 2 画素分から 1 つのドットで表示させる色成分のデータを読み出す必要があることから、図 2 (B) に示すデジタル画像中の行番号「1」、列番号「1」「2」の 2 つの画素データのうち、右側偶数の「2」の画素データ中の R 成分が記号「○」で示すように選択されて、液晶パネルの (X1, Y1) のドット R で表示されることになる。

【0053】

同様に、液晶パネルの (X2, Y3) のドット R で表示されるデータは、デジタル画像中の行番号「2」、列番号「5」の画素データ中の R 成分が記号「○」で示すように選択されることになる。

【0054】

このように、図 2 (B) に示す横方向に隣接する画像データ 2 画素から 1 画素を選択し、さらに対応するドットの色成分をデルタ配列を考慮して選択する点から考えると、液晶エンコーダ 14 は、対応する 2 ライン中で横方向に隣接する同一色の要素が相互に 1: 5 画素分ずれるように原色系のデジタル画像データの画素を選択することにより生成していることになる。

【0055】

したがって、一般的に多く採用されているデルタ配列の液晶パネルで適切な画素のデータを選択して表示するべく液晶エンコーダ 14 が RGB 信号を出力することにより、与えられる画像データに比較して、表示される内容に局所的な歪み等を発生することがなく、きわめて自然な画像データを表示させることができる。

【0056】

また、上述したように、ビデオエンコーダ 13 以降のビデオ信号系統で使用する NTSC 方式のビデオ信号の横方向の画素数に準じた信号電極数（ビデオ信号の横方向の画素数の半分の信号電極数）の液晶パネルを使用して液晶表示部 19 を構成するものとし、VGA に準じた画素数構成を有する一般的な VRAM 11 を用い、その横方向の画素数を一律に横画素数変換部 12 でビデオ信号系統で使用する NTSC 方式のビデオ信号の横方向の画素数となるように変換した後に、ビデオエンコーダ 13 と液晶エンコーダ 14 の 2 つの信号系統に分配するものとしている。

【0057】

これにより、ビデオメモリとして一般的な画素数構成の VRAM 11 を一つだけ使用して回路を実現できるため、エンコーダ回路全体での回路規模を極力小さくできる。

【0058】

加えて、液晶エンコーダ 14 が生成したデジタル値の画像データをアナログ値に変換することなく、直接液晶表示部 19 に出力して表示駆動させるものとしたため、エンコーダ回路としての規模をさらに大幅に簡略化できる。

【0059】

なお、上記図 1 及び図 2 で説明した画像データの構成画素数に限定するものではなく、図 1 中の「 () 」内に示す数値、もしくは他の数値であってもよい。

【 0 0 6 0 】

また、液晶パネルの信号電極数と同じ横方向の画素数を有する輝度色差系のデジタル画像データを液晶エンコーダ 1 4 へ入力し、液晶エンコーダ 1 4 内で補間処理により 1. 5 画素ずらしの画素を新たに作成し、これを液晶表示部 1 9 に出力するようにしてもよい。

【 0 0 6 1 】

さらに、液晶表示部 1 9 の液晶パネルがデルタ配列の画素構成を有していない場合には、液晶パネルの信号電極数と同じ横方向の画素数を有する輝度色差系のデジタル画像データを液晶エンコーダ 1 4 へ入力するものとすれば、液晶エンコーダ 1 4 はこれを単に同一画素数の原色系のデータに変換し、変換した画素中の対応する色成分を選択して読出すのみで対応でき、さらに液晶エンコーダ 1 4 の構成を簡略化できる。

【 0 0 6 2 】

また、モニタ表示部 1 8 がデジタル入力（デジタル放送）に対応している場合は、D/A 変換器 1 6 を省いて、デジタル値のビデオ信号を出力するようにする必要がある。

（第 1 の実施形態の変形例）

次に上記第 1 の実施形態の変形例について図 3 により説明する。

【 0 0 6 3 】

図 3 は、その回路構成を示すもので、基本的には上記図 1 で示した構成とほぼ同様であるので、同一部分には同一符号を付してその説明を省略する。

【 0 0 6 4 】

しかして、このエンコーダ回路 1 0' にあって、VRAM 1 1 の出力する、横方向の画素数の変換を行っていない画像データと、横画素数変換部 1 2 を経て横方向の画素数の変換を行なった画像データの双方を一旦スイッチング回路（S W）2 1 に入力し、そのいずれか一方の内容のみが切換選択されて液晶エンコーダ 1 4 へ送出されるものとする。

【0065】

ここで、表示対象である液晶表示部19'の液晶パネルとしては、上述したNTSC方式のビデオ信号の横方向の画素数に準じた信号電極数（ビデオ信号の横方向の画素数の半分または同一の信号電極数）を有するもののみならず、VGAに準じた電極数、例えば縦240本×横320本あるいは縦240本×横640本等の一般的なものも選択可能であるものとする。

【0066】

したがって、液晶表示部19'に使用する液晶パネルに、ビデオ信号の横方向の画素数に準じたものを使用するか、VGAに準じた信号電極数のものを使用するかに応じて例えばこのデジタルスチルカメラの出荷前に製造者側でスイッチング回路21の選択状態を切換設定することにより、このエンコーダ回路10'がいずれにも対応可能となり、回路の汎用性を高めることができる。

【0067】

（第2の実施形態）

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第2の実施形態について図面を参照して説明する。

【0068】

なお、本実施形態では、表示対象である液晶パネルが対角1～2インチ程度のサイズであり、画素数構成もそれなりであることから、VGAやNTSC、PAL等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

【0069】

また、本実施形態では、このデジタルカメラが我が国以外の国、例えばヨーロッパやオセアニアの各国で販売、使用されることも勘案し、テレビジョン方式としてNTSC方式に加えてPAL方式のモニタ表示部18'を外部接続することも可能であるものとする。

【0070】

ちなみに、NTSC方式とPAL方式では、ビデオ信号の水平走査周期がほぼ同一であるので、走査線数の違い（PAL方式はNTSC方式の2割程度多い）

を除けば、ビデオ信号系の回路に関してはほぼ共有化できる。

【0071】

図4は、このエンコーダ回路30の構成を示すもので、基本的には上記図3で示した構成とほぼ同様であるので、同一部分には同一符号を付してその説明を省略する。

【0072】

しかして、このエンコーダ回路30にあって、輝度色差系のデジタル画像データを記憶して出力するVRAM11'は、NTSC方式とPAL方式の双方に対応するべく、ライン数を6/5倍するために、5本目毎にその内容を重複して読出すものとする。

【0073】

したがって、このVRAM11'から読出されるデジタル画像データは、そのライン番号を記述すると、「1」「2」「3」「4」「5」「5」「6」「7」「8」「9」「10」「10」……となる。

【0074】

また、横画素数変換部12とビデオエンコーダ13'との間に、PAL用ライン変換部31を設ける。

【0075】

このPAL用ライン変換部31は、ビデオ出力端子17に接続するモニタ表示部18'がNTSC方式である場合には横画素数変換部12からのデジタル画像データをそのまま何の処理も施さずに出力する一方、PAL方式である場合には、縦方向の相関演算により6本のライン単位で元の5ライン分の画像データが均等に補間処理された内容となるように変換する。

【0076】

このPAL用ライン変換部31によるライン数変換の実行の有無は、例えばこのデジタルカメラのユーザがビデオ出力端子17に接続するモニタ表示部18'のテレビジョン方式に対応して任意にスイッチ操作により切換えるものとしてもよい。

【0077】

上記のような回路構成にあって、モニタ表示部 1 8' として N T S C 方式のものを接続した場合の動作は上記第 1 の実施形態の場合とはほぼ同様であり、P A L 用ライン変換部 3 1 は横画素数変換部 1 2 とビデオエンコーダ 1 3' との間においてデジタル画像データをスルーで通過させるのみとなる。

【 0 0 7 8 】

この際、ビデオエンコーダ 1 3' 及び液晶エンコーダ 1 4 では、内容がその前のラインと重複している 6 本目毎のラインの画像データのエンコード動作を停止することで、共に N T S C 方式の操作線数に戻したデジタル画像データをエンコード出力する。

【 0 0 7 9 】

一方、ビデオ出力端子 1 7 に P A L 方式のモニタ表示部 1 8' を接続した場合には、ビデオ信号系では P A L 用ライン変換部 3 1 が機能し、上述したように一部ラインが重複している輝度色差系のデジタル画像データの相関演算を行なう。

【 0 0 8 0 】

この相関演算を施したデジタル画像データに基づき、ビデオタイミング発振部 1 5' からの周波数が相応に上げられた基準クロックによりビデオエンコーダ 1 3' がデジタル値のビデオ信号を作成し、D/A変換器 1 6 でアナログ化した後にビデオ出力端子 1 7 に接続されたモニタ表示部 1 8' へ出力することで、P A L 方式での画像表示が実行される。

【 0 0 8 1 】

このとき、液晶エンコーダ 1 4 の側では、横画素数変換部 1 2 の入力または出力の一方が液晶表示部 1 9' の液晶パネルの信号電極数に合わせてスイッチング回路 2 1 で選択された後に、上記 N T S C 方式のモニタ表示部 1 8' が接続された場合と同様に、内容がその前のラインと重複している 6 本目毎のラインの画像データのエンコード動作を停止することで、N T S C 方式の操作線数に戻した原色系のデジタル画像データをエンコードして生成し、液晶表示部 1 9 へ出力する。

【 0 0 8 2 】

このように、上記第 1 の実施形態の効果に加えて、ビデオ出力端子 1 7 に接続

するモニタ表示部 1 8' として例えば N T S C 方式と P A L 方式の双方に対応することが可能となり、回路の汎用性をより高めることができる。

【 0 0 8 3 】

(第 3 の実施形態)

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第 3 の実施形態について図面を参照して説明する。

【 0 0 8 4 】

なお、本実施形態では、表示対象である液晶パネルが対角 1 ～ 2 インチ程度のサイズであり、画素数構成もそれなりであることから、V G A や N T S C 等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

【 0 0 8 5 】

図 5 は、このエンコーダ回路 4 0 の構成を示すもので、基本的には上記図 1 に示したものとほぼ同様であるので、同一部分には同一符号を付してその説明は省略する。

【 0 0 8 6 】

しかして、横画素数変換部 1 2 の前段、V R A M 1 1 の出力するまだビデオ信号用に横画素数が変換されていない V G A に準じた輝度色差系のデジタル画像データが直接液晶エンコーダ 1 4 に入力される。

【 0 0 8 7 】

液晶エンコーダ 1 4 は、この輝度色差系のデジタル画像データに基づき、後述する液晶パネルの走査電極数 2 4 0 × 信号電極数 3 2 0 に間引いた原色系 (R G B) のデジタル画像データを生成し、これを表示対象である液晶表示部 1 9 へ直接出力する。

【 0 0 8 8 】

液晶表示部 1 9 は、上述した如く V G A に準じた走査電極数 2 4 0 × 信号電極数 3 2 0 の電極構成を有する T F T 液晶パネルとその駆動回路とにより構成され、液晶エンコーダ 1 4 から直接送られてくる原色系のデジタル画像データを用いた画像表示を実行する。

【0 0 8 9】

上記のような回路構成にあって、その動作は以下に示すようになる。

液晶表示部 1 9 を構成する液晶パネルの電極数は上述した如く一般的な V G A に準じたものであるとする。したがって、従来より使用されていた一般的な液晶パネルを使用し、液晶エンコーダ 1 4 がデジタル画像データを用いて当該液晶表示パネルを直接駆動することができる。

【0 0 9 0】

一方で、ビデオメモリとしては同様に V G A に準じた V R A M 1 1 を 1 つ用いているのみであり、横画素数変換部 1 2 でビデオ信号に対応して横方向の画素を変換した後にビデオエンコーダ 1 3 でビデオ信号を作成するようにしているため、無駄にビデオメモリを増やすことなく、エンコーダ回路としての回路規模を極力小さくできる。

【0 0 9 1】

なお、上記第 1 乃至第 3 実施形態では、液晶エンコーダ 1 4 から液晶表示部 1 9 (1 9 ') へ出力する R G B のデジタル画像データは、上記図 2 (B) で記号「○」で示したように 1 画素で 1 つの色成分のみを選択した内容であり、1 色成分あたりの階調数が n ビットであるとする、液晶エンコーダ 1 4 より上流側の回路系統のように 1 画素あたり 3 (色) $\times n$ ビットの平行値で伝送する必要はない。

【0 0 9 2】

そのため、 n ビット幅のシリアル伝送で回路を実現するものとしてもよく、これにより、液晶エンコーダ 1 4 と液晶表示部 1 9 (1 9 ') の間の信号線数を減少し、実装上の回路規模をより縮小できる。

【0 0 9 3】

また、上記第 2 の実施形態で説明した図 4 の P A L 用ライン変換部 3 1 は、第 1 の実施形態の図 1 のビデオエンコーダ 1 3 の前段、及び第 3 の実施形態の図 5 のビデオエンコーダ 1 3 の前段に配するものとしてもよく、いずれにしても上記第 2 の実施形態で説明した場合と同様に、N T S C 方式だけでなく P A L 方式のモニタ表示部 1 8 ' をビデオ出力端子 1 7 に接続した場合に対応できる。

【0094】

さらに、上記第1乃至第3の実施形態は、いずれもデジタルカメラに備えられるエンコーダ回路に適用した場合について説明したものであるが、本発明はこれに限るものではなく、原色系のデジタル画像データを用いて液晶パネルに表示する一方で、ビデオ信号の出力を行なうような装置、例えばビデオ出力端子付きの液晶テレビ等のエンコーダ回路にも適用することが可能となる。

【0095】

加えて、上記第1乃至第3の実施形態では、YUV信号の形態で保持されているデジタル画像データを、液晶エンコーダ14でRGB信号の形態のデジタル画像データに、ビデオエンコーダ13, 13'でビデオ信号に変換するようにしたが、始めからRGB信号の形態で保持されているデジタル画像データを、エンコードすることなく液晶表示部19, 19'に出力し、ビデオエンコーダでビデオ信号に変換するような回路構成も容易に実現できる。

【0096】

その他、本発明は上記実施の形態に限らず、その要旨を逸脱しない範囲内で種々変形して実施することが可能であるものとする。

【0097】

さらに、上記実施の形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施の形態に示される全構成要件からいくつかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題の少なくとも1つが解決でき、発明の効果の欄で述べられている効果の少なくとも1つが得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

【0098】

【発明の効果】

請求項1記載の発明によれば、ビデオ信号を生成するのに適した横方向の画素数に準じた信号電極数の液晶パネルを使用することで、回路規模を極力小さくしながら、デジタル画像データを用いて液晶表示パネルを直接駆動できる。

【0099】

請求項 2 記載の発明によれば、上記請求項 1 記載の効果に加えて、デジタル画像データから例えばデジタルカメラのモニタを構成する液晶パネルに好適なサイズのデジタル画像データを生成して供することができる。

【0 1 0 0】

請求項 3 記載の発明によれば、上記請求項 1 または 2 記載の発明の効果に加えて、外部モニタに出力するためのビデオ信号を生成して出力することができる。

【0 1 0 1】

請求項 4 記載の発明によれば、上記請求項 1 乃至 3 いずれかに記載の発明の効果に加えて、横画素数変換手段を上記第 1 及び第 2 の横画素数変換手段の 2 段構成とすることにより、横画素数が、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数であるか、またはその半分の横画素数である液晶パネルのいずれにも対応することが可能となり、回路の汎用性をより高めることができる。

【0 1 0 2】

請求項 5 記載の発明によれば、上記請求項 4 記載の発明の効果に加えて、第 1 または第 2 の生成手段から液晶パネルで表示するための R G B 信号を直接出力させることができる。

【0 1 0 3】

請求項 6 記載の発明によれば、上記請求項 4 または 5 記載の発明の効果に加えて、一般的に多く採用されているデルタ配列の液晶パネルで局所的な歪み等を生じず、きわめて自然な画像データを表示させることができる。

【0 1 0 4】

請求項 7 記載の発明によれば、上記請求項 1 乃至 6 いずれかに記載の発明の効果に加えて、従来より広く使用されている画素構成のビデオメモリをそのまま使用して回路を実現できる。

【0 1 0 5】

請求項 8 記載の発明によれば、上記請求項 7 記載の発明の効果に加えて、ビデオ信号の横方向の画素数に準じた信号電極数の液晶パネルと元のデジタル画像データに準じた信号電極数の液晶パネルのいずれにも対応可能となり、回路の汎用

性をより高めることができる。

【0106】

請求項 9 記載の発明によれば、上記請求項 4 記載の発明の効果に加えて、従来より広く使用されている画素構成のビデオメモリをそのまま使用して回路を実現できるだけでなく、ビデオ信号の横方向の画素数と等しい信号電極数の液晶パネルと元のデジタル画像データに準じた信号電極数の液晶パネルのいずれにも対応可能となり、回路の汎用性をより高めることができる。

【0107】

請求項 10 記載の発明によれば、例えば V G A に準じた横方向の画素数に合わせた信号電極数の液晶パネルを使用し、デジタル画像データを用いて液晶表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成することができるので、回路規模を極力小さくできる。

【0108】

請求項 11 記載の発明によれば、上記請求項 3 または 10 記載の発明の効果に加えて、例えば N T S C 方式と P A L 方式、双方の外部モニタのいずれにも対応可能となり、回路の汎用性をより高めることができる。

【0109】

請求項 12 記載の発明によれば、上記請求項 1 乃至 11 いずれかに記載の発明の効果に加えて、液晶パネル用出力信号生成回路と液晶パネルの間の信号線数を減少し、実装上の回路規模をより縮小できる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態に係るエンコード回路の構成を示すブロック図。

【図 2】

同実施形態に係る液晶パネルの画素構成と表示データの対応を示す図。

【図 3】

同実施形態に係るエンコード回路の変形例の構成を示すブロック図。

【図 4】

本発明の第 2 の実施形態に係るエンコーダ回路の構成を示すブロック図。

【図 5】

本発明の第 3 の実施形態に係るエンコーダ回路の構成を示すブロック図。

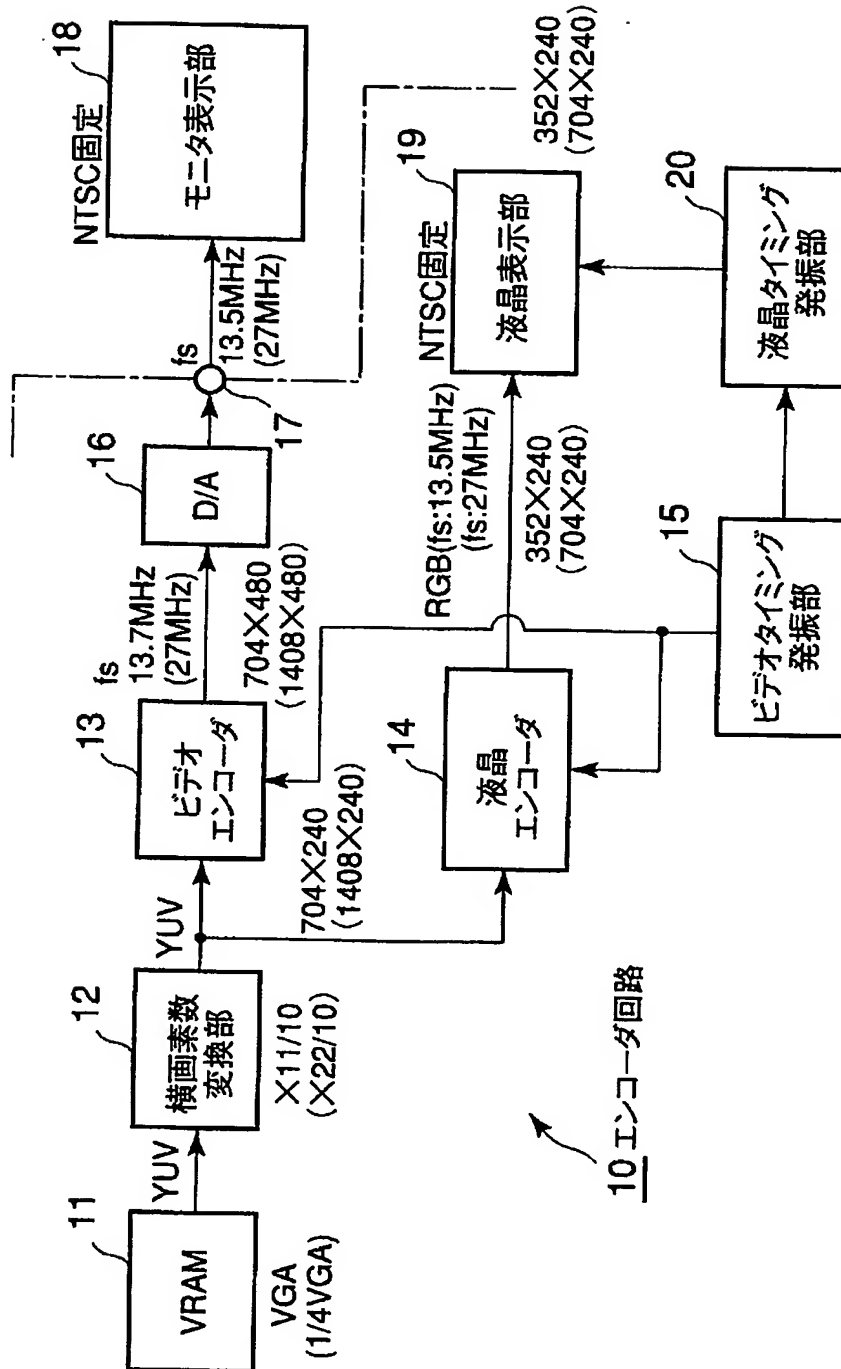
【符号の説明】

- 1 0, 1 0' …エンコーダ回路
- 1 1, 1 1' …V R A M
- 1 2 …横画素数変換部
- 1 3, 1 3' …ビデオエンコーダ
- 1 4, 1 4' …液晶エンコーダ
- 1 5, 1 5' …ビデオタイミング発振部
- 1 6 …D / A 変換器
- 1 7 …ビデオ出力端子
- 1 8, 1 8' …モニタ表示部
- 1 9, 1 9' …液晶表示部
 - 1 9 a …ソースドライバ
- 2 0 …液晶タイミング発振部
- 2 1 …スイッチング回路 (S W)
- 3 0 …エンコーダ回路
- 3 1 …P A L 用ライン変換部
- 4 0 …エンコーダ回路

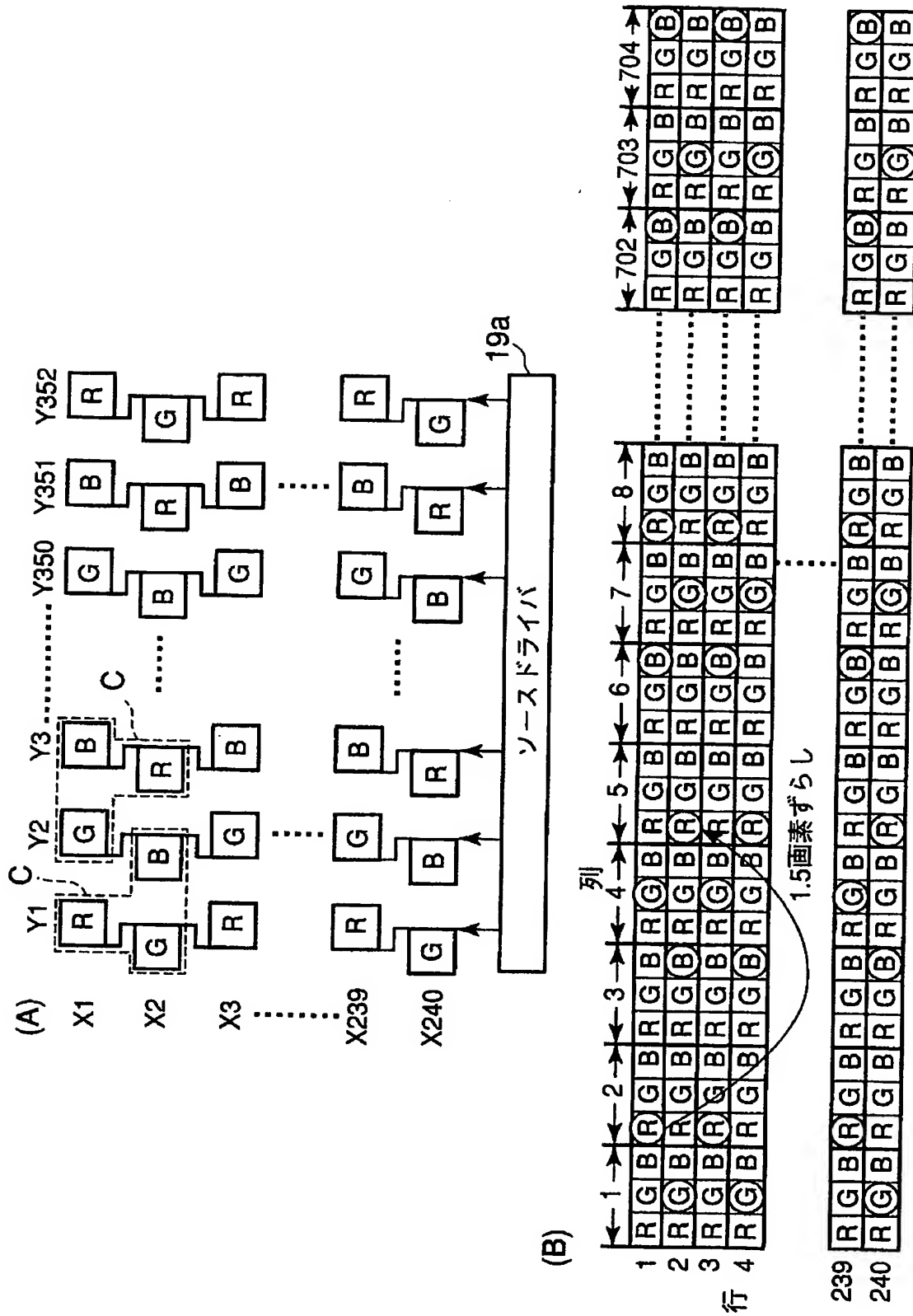
【書類名】

図面

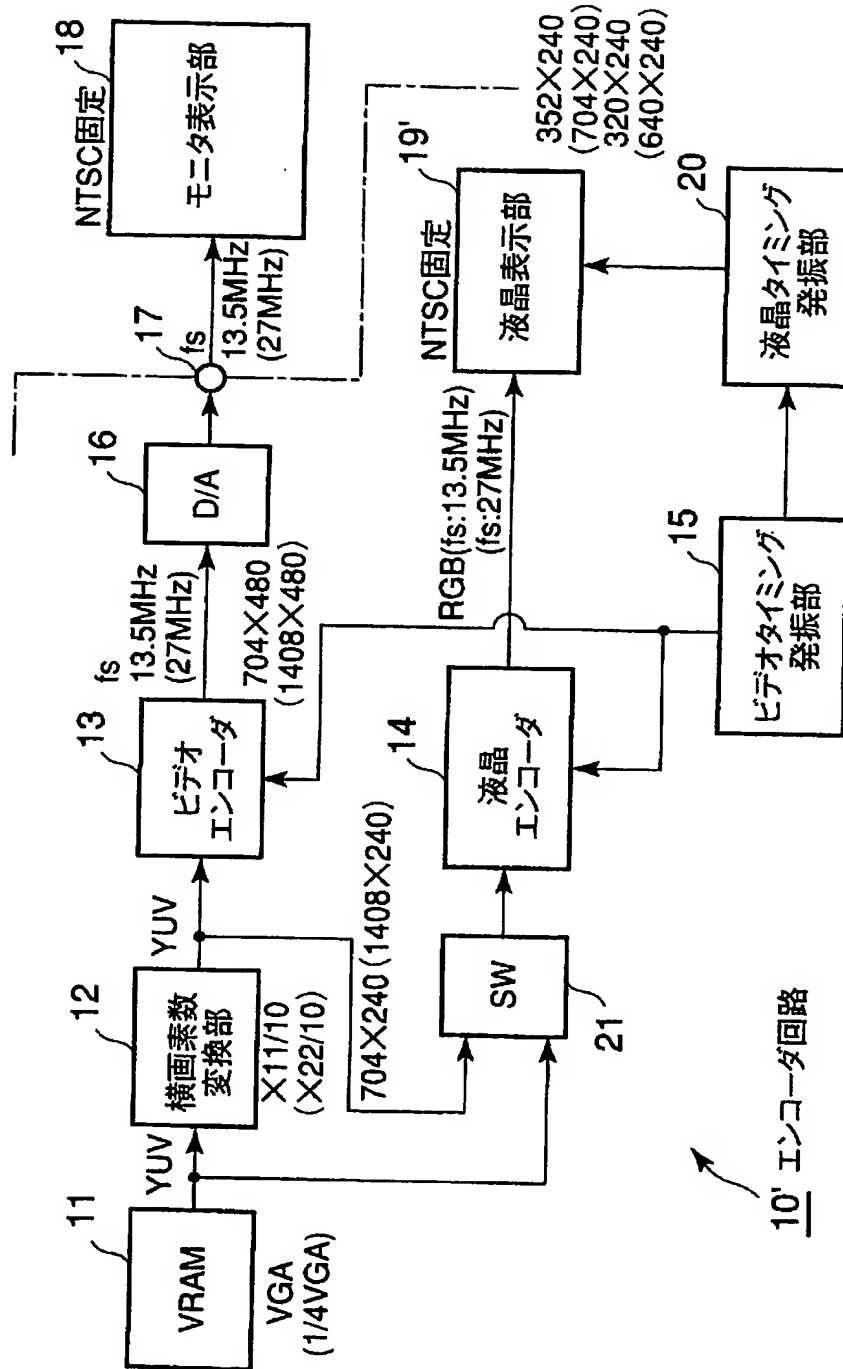
【図 1】



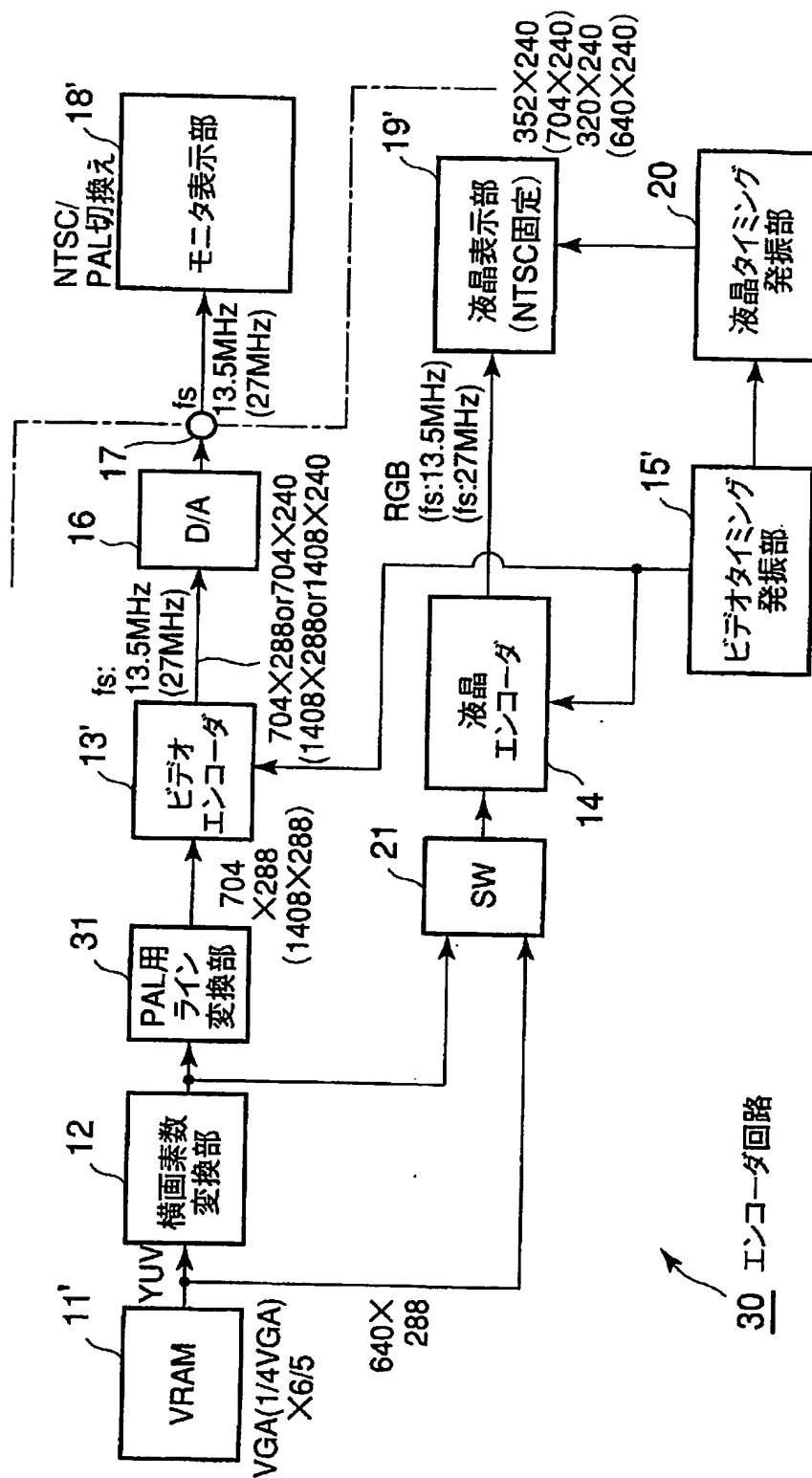
【図 2】



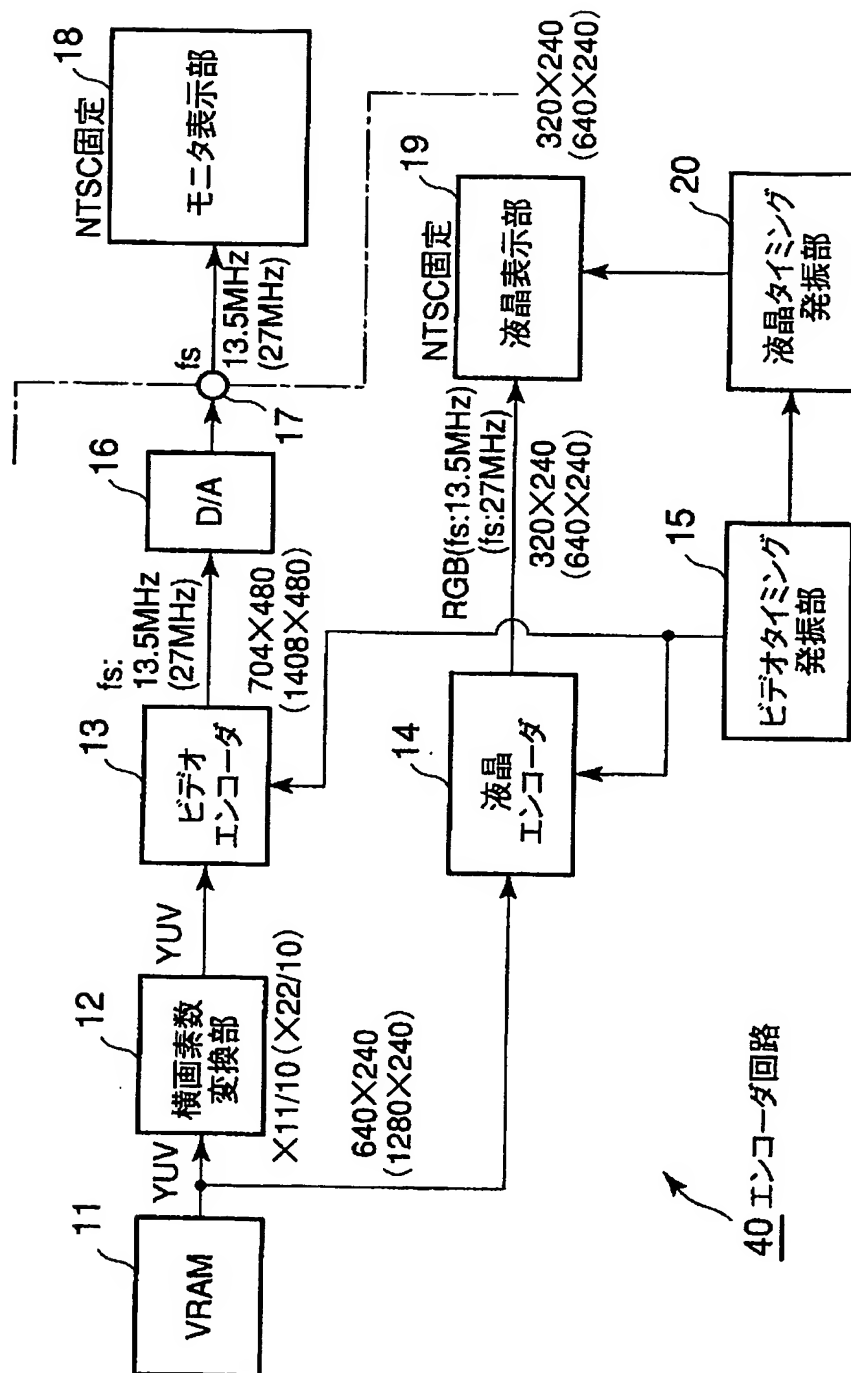
【図 3】



【図 4】



【图 5】



【書類名】 要約書

【要約】

【課題】 必要な回路構成を極力簡易化しながら、デジタル画像データを用いて液晶表示パネルを直接駆動する。

【解決手段】 V G A に準じた画素数構成を有する輝度色差系のデジタル画像データに対し、N T S C 方式の水平走査周期に対応した横方向の構成画素数を変換する横画素数変換部12と、この横画素数変換部12を経たデジタル画像データ Y U V から原色系のデジタル画像データ R G B を生成して液晶表示部19に直接出力する液晶エンコーダ14とを備える。

【選択図】 図 1

特願 2 0 0 2 - 3 4 0 9 5 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 4 4 3]

1. 変更年月日
[変更理由]
住 所
氏 名

1 9 9 8 年 1 月 9 日
住所変更
東京都渋谷区本町 1 丁目 6 番 2 号
カシオ計算機株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.